

SEMICONDUCTOR KINEMATIC VALUE SENSOR AND MANUFACTURING METHOD THEREFOR

Publication number: JP2000164890

Publication date: 2000-06-16

Inventor: KATO NOBUYUKI; YAMAMOTO TOSHIMASA

Applicant: DENSO CORP

Classification:

- International: G01P15/125; B81B3/00; B81C1/00; G01P15/13; H01L29/84; G01P15/125; B81B3/00; B81C1/00; G01P15/13; H01L29/86; (IPC1-7): H01L29/84; G01P15/125; G01P15/13

- European:

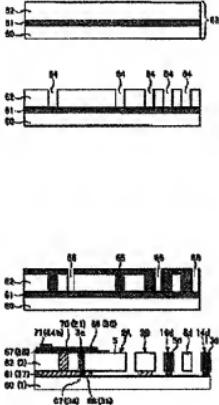
Application number: JP19980337929 19981127

Priority number(s): JP19980337929 19981127

[Report a data error here](#)

Abstract of JP2000164890

PROBLEM TO BE SOLVED: To provide a sensor constitution for a semiconductor kinematic value sensor formed by a beam structure body, of which supporting for the beam structure body becomes stable through etching an insulating film by using an SOI (silicon-on-insulator) wafer. SOLUTION: A semiconductor sensor is comprised of an SOI wafer 63, made of an oxide film 61 as an insulating film which is put between a first substrate 60 made of two sheets of single crystal silicon and a second substrate 62 which is prepared, a defined frame 64 in order to demarcate a beam structure body 2A as a movable part and a fixing part 2B on the second substrate 62 being formed and the oxide film 61 below the beam structure body 21 which is removed by etching. Here the beam structure body 2A is supported and fixed by the first substrate 60 by an anchor part, which is formed as a movable part by burying a polyaluminum film 68 having an etching film of performance and a polyaluminum nitride film 69 in a trench 66, passing through the oxide film 61 from the second substrate 62.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-164890

(P2000-164890A)

(43)公開日 平成12年6月16日 (2000.6.16)

(51) Int.Cl.⁷
 H 01 L 29/84
 G 01 P 15/125
 15/13

識別記号

F I
 H 01 L 29/84
 G 01 P 15/125
 15/13

テマコード(参考)
 Z 4 M 1 1 2

(21)出願番号 特願平10-337929
 (22)出願日 平成10年11月27日 (1998.11.27)

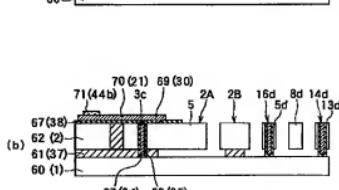
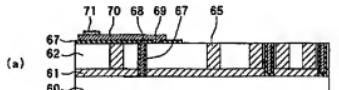
(71)出願人 000004260
 株式会社デンソー
 愛知県刈谷市昭和町1丁目1番地
 (72)発明者 加藤 信之
 愛知県刈谷市昭和町1丁目1番地 株式会
 社デンソー内
 (72)発明者 山本 敏雅
 愛知県刈谷市昭和町1丁目1番地 株式会
 社デンソー内
 (74)代理人 100100022
 弁理士 伊藤 晃二 (外1名)
 Fターム(参考) 4M112 A02 B07 C124 C126 C131
 D04 D118 E03 E04 E06
 E07 F07

(54)【発明の名称】 半導体力学量センサおよびその製造方法

(57)【要約】

【課題】 SOIウェハを用いて絶縁膜をエッチングすることにより、梁構造体を形成してなる半導体力学量センサにおいて、梁構造体の支持が安定となるようなセンサ構成を提供する。

【解決手段】 半導体力学量センサは、2枚の単結晶シリコンからなる第1の基板60及び第2の基板62の間に絶縁膜としての酸化膜61が挟まれてなるSOIウェハ63を用意し、第2の基板62に可動部としての梁構造体2Aと固定部2Bとを画定するための画定溝64を形成し、梁構造体2Aの下の酸化膜61をエッチングにより除去してなる。ここにおいて、梁構造体2Aは、第2の基板62の表面から酸化膜61を貫通する溝66に耐エッチング性を有するポリシリコン膜68及びシリコン空化膜67を埋め込むことにより埋め込み部として形成されたアンカ一部3a~3dによって、第1の基板60に支持固定されている。



2A:梁構造体
 2B:固定部
 3c:アンカ一部
 60:第1の基板
 61:酸化膜
 62:第2の基板
 67:シリコン空化膜
 68:ポリシリコン膜

【特許請求の範囲】

【請求項1】 シリコンからなる第1の基板と、前記第1の基板の上に形成された絶縁膜と、前記絶縁膜の上に形成されたシリコンからなる第2の基板とから構成され、

可動部としての梁構造体と固定部とを画定するために前記第2の基板に形成された画定溝を介し、前記梁構造体の下の前記絶縁膜をエッチングにより除去して、前記梁構造体を力学量の印加に応じて変位可能とした半導体力学量センサにおいて、

前記梁構造体は、前記第2の基板の表面から前記絶縁膜を貫通する溝に耐エッチング性を有する材料を埋め込むことにより形成された埋め込み部によって、前記第1の基板に支持固定されていることを特徴とする半導体力学量センサ。

【請求項2】 前記固定部の少なくとも一部は、前記梁構造体に対向配置された固定電極を形成しており、この固定電極は、前記梁構造体を支持固定する前記埋め込み部とは別体のものであって前記第2の基板の表面から前記絶縁膜を貫通する溝に耐エッチング性を有する材料を埋め込むことにより形成された埋め込み部によって、前記第1の基板に支持固定されていることを特徴とする請求項1に記載の半導体力学量センサ。

【請求項3】 前記耐エッチング性を有する材料はポリシリコンであることを特徴とする請求項1または2に記載の半導体力学量センサ。

【請求項4】 前記絶縁膜はシリコン酸化膜からなることを特徴とする請求項1ないし3のいずれか1つに記載の半導体力学量センサ。

【請求項5】 前記絶縁膜は、前記第1の基板の上に、シリコン塗化膜、シリコン酸化膜が順次形成されたものであることを特徴とする請求項1ないし3のいずれか1つに記載の半導体力学量センサ。

【請求項6】 前記第1の基板はP型不純物がドープされた基板であり、前記埋め込み部における前記耐エッチング性を有する材料はN型不純物がドープされたものであり、

前記第1の基板と前記埋め込み部とは、PN接合を形成することによって電気的に絶縁するようにしたことを特徴とする請求項1ないし5のいずれか1つに記載の半導体力学量センサ。

【請求項7】 シリコンからなる第1の基板と、前記第1の基板の上に形成された絶縁膜と、前記絶縁膜の上に薄膜状に形成されたシリコンからなる第2の基板とを備え、

前記第2の基板に力学量により変位する梁構造体を形成してなる半導体力学量センサにおいて、前記第2の基板の表面から前記絶縁膜を貫通する溝に導電性を有する材料を埋め込むことにより形成された導電部によって、前記第1の基板の電位を前記第2の基板上

取り出し可能としたことを特徴とする半導体力学量センサ。

【請求項8】 請求項1に記載の半導体力学量センサを製造する方法であって、

前記第1の基板と前記絶縁膜と前記第2の基板とから構成されたSOIウェハを用意する工程と、

前記第2の基板に前記画定溝を形成する工程と、この画定溝を埋めるように前記第2の基板上に犠性層薄膜を形成する工程と、

前記埋め込み部を形成するための埋め込み溝を、前記犠性層薄膜、前記第2の基板及び前記絶縁膜に形成する工程と、

前記埋め込み溝を埋めるように前記第2の基板上に、耐エッチング性を有する材料からなる耐エッチング膜を形成する工程と、

前記絶縁膜及び前記耐エッチング膜をエッチングにより除去して前記第2の基板に前記梁構造体を形成する工程と、を有することを特徴とする半導体力学量センサの製造方法。

【請求項9】 請求項1に記載の半導体力学量センサを製造する方法であって、

前記第1の基板と前記絶縁膜と前記第2の基板とから構成されたSOIウェハを用意する工程と、

前記埋め込み部を形成するための埋め込み溝を、前記第2の基板及び前記絶縁膜に形成する工程と、

前記埋め込み溝を埋めるように前記第2の基板上に、耐エッチング性を有する材料からなる耐エッチング膜を形成する工程と、

前記第2の基板に前記画定溝を形成する工程と、前記絶縁膜をエッチングにより除去して前記第2の基板に前記梁構造体を形成する工程と、を有することを特徴とする半導体力学量センサの製造方法。

【請求項10】 前記SOIウェハとして、前記第1の基板の上に、シリコン塗化膜、シリコン酸化膜、前記第2の基板が順次積層されたものを用意することを特徴とする請求項8または9に記載の半導体力学量センサの製造方法。

【請求項11】 前記第1の基板にP型の不純物をドープする工程と、

前記耐エッチング膜にN型の不純物をドープする工程と、を有することを特徴とする請求項8または9に記載の半導体力学量センサの製造方法。

【請求項12】 請求項7に記載の半導体力学量センサを製造する方法であって、

前記第1の基板上に前記絶縁膜、前記第2の基板からなるSOIウェハを用意する工程と、

前記溝を、前記絶縁膜及び前記第2の基板に形成する工程と、

前記溝を埋めるように前記第2の基板上に導電性を有する材料からなる導電膜を形成する工程と、を有すること

を特徴とする半導体力学量センサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はSOI (Silicon On Insulator) ウェハを用いて梁構造体を形成したセンサであり、例えば加速度、ヨーレート、振動等の力学量を検出するための半導体力学量センサおよびその製造方法に関する。

【0002】

【従来の技術】この種の半導体力学量センサは、シリコンからなる第1の基板と、該第1の基板の上に形成された絶縁膜と、該絶縁膜の上に形成されたシリコンからなる第2の基板とから構成されるSOIウェハを用いし、第2の基板に可動部としての梁構造体と固定部とを画定するための溝を形成し、梁構造体の下の絶縁膜をエッチング（犠性層エッチング）により除去して、梁構造体を力学量の印加に応じて変位可能としたものである。

【0003】このよしなものとして、例えば、特開平6-349806号公報に記載のものが提案されている。これは、単結晶シリコンからなる複数の層を備えたプレートに溝をエッチングすることにより加速度センサを製造するもので、このような方法においては單結晶シリコンからなる2層のプレート（第1及び第2の基板）の上側（第2の基板）に梁構造体を形成し、その2層のプレートの間に絶縁膜があり、この絶縁膜により梁構造体が支持固定された構成となっている。

【0004】

【発明が解決しようとする課題】しかしながら、本発明者等の検討によれば、このような方法で梁構造体を製造する場合、梁構造体を固定するための絶縁膜の少なくとも一部を、エッチング除去しなくてはならず、これには正確な寸法制御が必要となる。例えば、絶縁膜を除去しきった場合など、梁構造体の支持が不安定となってしまう。

【0005】また、容量を検出する加速度センサにおいては、梁構造体に對向する形で固定電極を固定部に有している。この固定電極の下側の絶縁膜をエッチングで除去されてしまうため、固定電極は片持ち梁となるが、やはり、例えば絶縁膜を除去しきった場合等、動き易く、梁構造体に付着し易くなってしまう。また、梁構造体の付着に関しては、第1及び第2の基板の間に静電気力が作用して、梁構造体が下側の第1の基板に付着しやすくなるという問題もある。

【0006】本発明は上記問題に鑑み、SOIウェハを用いて絶縁膜をエッチングすることにより梁構造体を形成するようにした半導体力学量センサにおいて、梁構造体の支持が安定となるようなセンサ構成を提供することを目的とする。また、本発明は、上記半導体力学量センサであって、梁構造体に對向する形で固定電極を固定部に有するものにおいて、固定電極と梁構造体との付着を

防止することを目的とする。

【0007】また、本発明は、第1及び第2の基板の間に作用する静電気力による梁構造体と第1の基板との付着を防止することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するため、請求項1記載の発明においては、梁構造体（2A）を、第2の基板（2）の表面から絶縁膜（61）を貫通する溝（64）に耐エッチング性を有する材料を埋め込むことにより形成された埋め込み部（3a～3d）によって、第1の基板（1）に支持固定したことを特徴としている。

【0009】本発明によれば、梁構造体（2A）の下の絶縁膜（61）をエッチングにより除去する際に、耐エッチング性を有する埋め込み部（3a～3d）は残り、エッチングする際ににおける絶縁膜の正確な寸法制御を不要とできるため、この埋め込み部（3a～3d）によって梁構造体の第1の基板（1）への支持固定が適切になされる。従って、梁構造体の支持が安定となるようなセンサ構成を提供することができる。

【0010】また、請求項2記載の発明は、請求項1記載のセンサにおいて、固定部（2B）の少なくとも一部が、梁構造体（2A）に対向配置された固定電極（9a～9d、11a～11d、13a～13d、15a～15d）を形成しているものについてなされたものである。本発明によれば、該固定電極を、上記梁構造体（2A）を支持固定する埋め込み部（3a～3d）とは別体のものであって第2の基板（2）の表面から絶縁膜（61）を貫通する溝に耐エッチング性を有する材料を埋め込むことにより形成された埋め込み部（10a～10d、12a～12d、14a～14d、16a～16d）によって、第1の基板（1）に確実に支持固定できるため、固定電極と梁構造体との付着を防止することができる。

【0011】また、請求項3記載の発明のように、耐エッチング性を有する材料をポリシリコン（35）とすることで、シリコンを用いる通常の半導体プロセスとの整合性を持たせることができ、上記埋め込み部の材料として特殊な材料を用いることなく、簡単に製造可能な半導体力学量センサを提供することができる。また、請求項4記載の発明では、絶縁膜としてシリコン酸化膜（37）を用いているから、梁構造体を固定するための絶縁膜をエッチングする際に、シリコン酸化膜を犠性層とした犠性層エッチングを適切に行うことができる。特に、請求項2の発明との組み合わせでは、埋め込み部のポリシリコンとシリコン酸化膜とのエッチンググレードの差が大きいため、ポリシリコンを残しつつシリコン酸化膜を適切に除去できる。

【0012】また、請求項5記載の発明のように、絶縁膜を第1の基板（110）の上に形成された比較的のエッ

チングされにくいシリコン塗化膜(111)と、その上に形成された比較的エッチングされやすいシリコン酸化膜(112)とから構成することで、絶縁膜のエッティングの後に、梁構造体(82A)の下部にシリコン塗化膜を残すことができるため、梁構造体と第1の基板との絶縁性確保をより確実にできる。

【0013】また、請求項6記載の発明では、第1の基板(120)をP型不純物がドープされた基板とし、埋め込み部における耐エッチング性を有する材料(123)をN型不純物がドープされたものとし、第1の基板と埋め込み部とをPN接合を形成することによって電気的に絶縁するようにしたことと特徴としている。それによって、特に、第1の基板と埋め込み部との間に絶縁膜等を設けることなく、簡単な構造にて、埋め込み部(83a～83d)及び梁構造体(82A)と第1の基板(120)との絶縁性が確保できる。

【0014】また、請求項7記載の発明では、第2の基板(82)の表面から絶縁膜(97)を貫通する溝に導電性を有する材料を埋め込むことにより形成された導電部(128)によって、第1の基板(81)の電位を梁構造体(82A)を有する第2の基板(82)上に取り出し可能としたことを特徴としており、第1及び第2の基板(81、82)を同電位でできるから、両基板の間に作用する静電気による梁構造体と第1の基板との付着を防止することができる。

【0015】また、請求項8及び請求項9記載の発明においては請求項1に記載の構造の半導体力学センサを適切に形成することができる。また、請求項10記載の発明においては、請求項5と同様の構造の半導体力学センサを適切に形成することができる。請求項11に記載の発明においては、請求項6と同様の構造の半導体力学センサを適切に形成することができる。

【0016】また、請求項12記載の発明においては、請求項7に記載の構造の半導体力学センサを適切に形成することができる。なお、上記した括弧内の符号は、後述する実施形態記載の具体的手段との対応関係を示す一例である。

【0017】

【発明の実施の形態】(第1実施形態)本第1実施形態は、本発明を半導体加速度センサに適用したものである。より詳しくは、サーべ制御式の差動型半導体加速度センサに適用している。図1は本実施の形態に係る半導体加速度センサの平面図であり、図2は図1におけるA-A断面図である。

【0018】半導体加速度センサは、図1及び図2に示す様に、単結晶シリコンからなる第1の基板1と、第1の基板1の上に形成された酸化膜(絶縁膜)37と、酸化膜37の上に形成された単結晶シリコンからなる第2の基板2とから構成されるSOIウェハに半導体製造技術を利用した周知のマイクロマシン加工を施すことによ

り形成されている。そして、第2の基板2には、可動部としての梁構造体2Aと固定部2Bとが溝(図1に斜線ハッチングで図示)にて分離形成されている。

【0019】梁構造体2Aは、基板1側から突出する4つのアンカーポ3a、3b、3c、3dにより架設されており、基板1の上面において所定間隔を隔てた位置に配置されている。アンカーポ3aとアンカーポ3bとの間に梁部4が架設されており、アンカーポ3cとアンカーポ3dとの間に梁部5が架設されている。また、梁部4と梁部5との間に長方形をなす質量部(マス部)6が架設されている。質量部6には上下に貫通する透孔6aが設けられている。この透孔6aを設けることにより、後述する犠牲層エッチングの際にエッチング液の進入を行い易くすることができる。

【0020】さらに、質量部6における一方の側面(図1においては左側面)からは4つの可動電極7a、7b、7c、7dが突出している。この可動電極7a～7dは棒状をなし、等間隔をもて平行に延びている。また、質量部6における他方の側面(図1においては右側面)からは4つの可動電極8a、8b、8c、8dが突出している。この可動電極8a～8dは棒状をなし、等間隔に平行に延びている。ここで、梁部4、5、質量部6、可動電極7a～7d、8a～8dは、その下部において酸化膜37の一部もしくは全部をエッチング除去することにより、可動となっている。

【0021】また、可動電極7a～7dが形成された側において、基板1の上面には4つの第1の固定電極9a、9b、9c、9dおよび第2の固定電極11a、11b、11c、11dが固定されている。第1の固定電極9a～9dは基板1側から突出するアンカーポ10a、10b、10c、10dにより支持されており、梁構造体2Aの各可動電極(棒状部)7a～7dの一方の側面に対向して配置されている。また、第2の固定電極11a～11dは基板1側から突出するアンカーポ12a、12b、12c、12dにより支持されており、梁構造体2Aの各可動電極(棒状部)7a～7dの他方の側面に対向して配置されている。

【0022】同様に、基板1の上面には第1の固定電極13a、13b、13c、13dおよび第2の固定電極15a、15b、15c、15dが固定されている。第1の固定電極13a～13dは基板1側から突出するアンカーポ14a、14b、14c、14dにより支持され、かつ梁構造体2Aの各可動電極(棒状部)8a～8dの一方の側面に対向して配置されている。また第2の固定電極15a～15dは基板1側から突出するアンカーポ16a、16b、16c、16dにより支持されており、梁構造体2Aの各可動電極(棒状部)8a～8dの他方の側面に対向して配置されている。

【0023】ここで、各アンカーポ3a～3d、10a～10d、12a～12d、14a～14d、16a～

16dは、本発明でいう埋め込み部に相当し、後述するように、第2の基板2の表面から酸化膜37を貫通する溝に耐エッチング性を有する材料を埋め込み、その後埋め込み部周囲の酸化膜37を犠牲層エッチングで除去することにより形成される。

【0024】こうして、各アンカー部は、第1の基板1の上面から突出して第2の基板2の内部を貫通し、第2の基板2の表面まで延びており、梁構造体2A及び各固定電極を、第1の基板1上に固定支持する（図2では、アンカー部3c、14d、16dを図示）。なお、その平面形状は、図1の例では、梁構造体2Aのアンカー部3a～3dは矩形形状、固定電極のアンカー部10a～10d、12a～12d、14a～14d、16a～16dは、固定電極8a～8dと第1の固定電極13a～13dとの間に第1のコンデンサが、また梁構造体2Aの可動電極8a～8dと第2の固定電極15a～15dとの間に第2のコンデンサが形成される。

【0025】詳しくは、アンカー部3a～3d、10a～10d、12a～12d、14a～14d、16a～16dは、純銀膜34とその内部のポリシリコン薄膜35により構成され、純銀膜34は、後述する酸化膜37をエッチングする際に用いるエッチング液で侵食されにくい薄膜（例えばシリコン塗装膜）で構成されている。特に、エッチング液はHF（フッ素水素酸）が通常用いられるが、HFではシリコン塗装膜はシリコン酸化膜に比べ、浸食量が小さく、製造するのに便利であるのでシリコン塗装膜が良い。

【0026】また、第2の基板2の上面には、不純物がドープされたポリシリコン等の導電性薄膜39からなる配線21、22、23、24、25が形成され、さらにその一部分の上にはアルミニウム電極からなる電極バッド（ボンディングパッド）44a、44b、44cが形成されている。ここで、第2の基板2の上面のうち各配線21～25の形成部分には、シリコン塗装膜等の純銀膜38が形成され、この純銀膜38上に、各配線21～25は形成されている。各配線21～25は、純銀膜38を除去された部分にあるコンタクト26a～26d、27a～27d、28a～28d、29a～29d及び30を介して、それぞれ、第2の基板2に形成された各固定電極9a～9d、11a～11d、13a～13d、15a～15d及び梁構造体2Aと導通している。

【0027】配線21は梁構造体2Aにおけるアンカー部3cの部分と電極バッド44bとの間、配線22は第1の固定電極9a～9dと電極バッド44aとの間、配線23は第2の固定電極11a～11dと電極バッド44cとの間、配線24は第1の固定電極13a～13dと電極バッド44aとの間、配線25は第2の固定電極15a～15dと電極バッド44cとの間をそれぞれ電気的に接続している。こうして、電極バッド44a、44cは固定電極の電位を、電極バッド44bは梁構造体2A、即ち可動電極の電位を取り出しが可能となっている。

【0028】上記した構成において、梁構造体2Aの可動電極7a～7dと第1の固定電極9a～9dとの間に

第1のコンデンサが形成され、梁構造体2Aの可動電極7a～7dと第2の固定電極11a～11dとの間に第2のコンデンサが形成される。同様に、梁構造体2Aの可動電極8a～8dと第1の固定電極13a～13dとの間に第1のコンデンサが、また梁構造体2Aの可動電極8a～8dと第2の固定電極15a～15dとの間に第2のコンデンサが形成される。

【0029】そして、第1、第2のコンデンサの容量に基づいて、図示しない制御回路によって、梁構造体2Aに作用する加速度を検出することができるようになっている。より詳しくは、可動電極と固定電極とにより2つの差動型電容を形成し、図示しない制御回路によって、2つの容量が等しくなるようにサーキット動作を行う。

【0030】次に、上記した半導体加速度センサの製造方法について述べる。図3～図6は、図1中のA～A断面を用いた工程図である。まず、図3（a）に示す様に、単結晶シリコン（最終的に第1の基板1となる）60上にシリコン酸化膜（酸化膜37に相当）61があり、その上に単結晶シリコン（最終的に第2の基板2となる）62が形成されたSOI（Silicon On Insulator）ウェハ63を用意する（SOIウェハ用工程）。以下、区別するため、単結晶シリコン60を下側単結晶シリコン60、単結晶シリコン62を上側単結晶シリコン62という。

【0031】次に、図3（b）に示す様に、梁構造体2A、固定部2Bを画定するための溝（以下、画定溝といふ）64を、上側単結晶シリコン62にトレントエッチング等により形成する（画定溝形成工程）。次に、図3（c）に示す様に、画定溝64を埋めるように、上側単結晶シリコン62の表面に、犠性層薄膜としてシリコン酸化膜65を、CVD法等により成膜する（犠性層薄膜形成工程）。

【0032】次に、図3（d）及び図4（a）に示す埋め込み溝形成工程を行う。梁構造体のアンカー部3a～3d及び固定電極のアンカー部10a～10d、12a～12d、14a～14d、16a～16dとなる部分（即ち埋め込み部を形成すべき部分）において、シリコン酸化膜65及び上側単結晶シリコン62を貫通するように、溝（以下、埋め込み溝といふ）66を形成する。

【0033】さらに、図4（a）に示す様に、エッチング等により、上側単結晶シリコン62の表面のシリコン酸化膜65を除去しつつ、同時に、上側単結晶シリコン62の下部のシリコン酸化膜61にも埋め込み溝66を形成する。このとき、シリコン酸化膜65の膜厚とシリコン酸化膜61の膜厚とを同じにしておくことで、上側単結晶シリコン62上のシリコン酸化膜65が無くなつた時に、シリコン酸化膜61の溝を完全に切り終えることができ、終点検出が容易となる。

【0034】次に、図4（b）及び（c）に示す耐エッチング膜形成工程を行う。まず、図4（b）に示す様

に、梁構造体及び固定電極と下側単結晶シリコン60とを絶縁するためと、後述する配線用のポリシリコン(最終的に配線21～25となる)と上側単結晶シリコン62とを絶縁するために、埋め込み溝6の内部及び上側単結晶シリコン62上に、シリコン塗化膜67を形成する。

【0035】次に、図4(c)に示す様に、梁構造体のアンカ一部及び固定電極のアンカ一部(即ち埋め込み部)を形成するために、シリコン塗化膜67が形成された埋め込み溝6の内部及びシリコン塗化膜67上に、ポリシリコン膜68を形成する。こうして、埋め込み溝6は、耐エッチング膜に相当する両膜67、68によって充填されるのであるが、埋め込み溝6における内側のポリシリコン膜68が上記埋め込み部におけるポリシリコン薄膜35に相当し、その外側のシリコン塗化膜67が上記埋め込み部における絶縁膜34に相当する。以上で耐エッチング膜形成工程である。

【0036】次に、図4(d)に示す様に、ポリシリコン膜68をシリコン塗化膜67が出来るまで、エッチングや研磨等により除去する。次に、図5(a)に示す様に、梁構造体や固定電極の電位を取るためのコンタクト孔26a～26d、27a～27d、28a～28d、29a～29d及び30を形成すべき部位において、シリコン塗化膜67にコンタクト孔69を形成する。

【0037】次に、図5(b)に示す様に、コンタクト孔69及びシリコン塗化膜67上に導電性膜70(例えばドーピングしたポリシリコン膜)を形成する。次に、図5(c)に示す様に、上記電極バッド44a～44cとなるアルミニ電極71を形成し、図5(d)に示す様に、導電性膜70をフォトリソグラフィによりパターニングし、上記配線21～25を形成する。ここで、上記配線21～25の下のシリコン塗化膜67が上記絶縁膜38となる。

【0038】次に、図6(a)に示す様に、シリコン塗化膜67を犠牲層エッチングする側面だけ開口し、その後、図6(b)に示す様に、沸騰等による犠牲層エッチングを行うことでシリコン塗化膜61及びシリコン塗化膜(犠牲層処理)65の全部もしくは一部を除去し、可動部としての梁構造体2Aを形成する(犠牲層エッチング工程)。このとき、埋め込み溝66部分の両膜67、68は耐エッチング性を有するため、エッチングされずに残り、上記各アンカ一部を形成する。こうして、図2に示す半導体加速度センサが出来上がる。

【0039】なお、本例では、アンカ一部(埋め込み部)に充填する耐エッチング性を有する材料として、シリコン塗化膜とポリシリコン薄膜とを用いたが、ポリシリコン薄膜だけとしたり、シリコン塗化膜だけとしたり、更には、シリコン塗化膜で覆われたシリコン塗化膜等でもよい。強度的には、シリコン塗化膜が最も強く、次いでポリシリコン膜、シリコン塗化膜の順である点

と、シリコン塗化膜を厚膜化すると膜応力によりひび割れが発生する点などを考慮すると、プロセス的には、ポリシリコン膜が適している。

【0040】また、本例では、埋め込み部においてはポリシリコン薄膜の外側をシリコン塗化膜としているが、該シリコン塗化膜は、シリコン酸化膜よりも一層エッチングされにくい。本例では、犠牲層エッチングによりエッチングされる犠牲層薄膜及びSOIウェーハの絶縁膜がシリコン酸化膜であり、従って、エッチングの際、より確実に、埋め込み部即ち各アンカ一部を残しつつシリコン酸化膜部分を除去できる。つまり、シリコン酸化膜を犠牲層とした犠牲層エッチングを適切に行なうことができる。

【0041】このように本実施形態によれば、上記犠牲層エッチング工程において、耐エッチング性を有する材料からなるアンカ一部3a～3d、10a～10d、12a～12d、14a～14d、16a～16dは残り、犠牲層エッチングを正確に時間制御(寸法制御)しなくとも良好、工程管理を簡素化することができます。そして、残ったアンカ一部によって梁構造体2Aの第1の基板1への支持固定が適切になされ、梁構造体2Aが安定となるようなセンサ構成を提供することができる。

【0042】また、本実施形態によれば、固定電極9a～9d、11a～11d、13a～13d、15a～15dは、各アンカ一部によって第2の基板2を確実に固定されることにより可動しないため、固定電極が梁構造体2Aと付着することがなくなり、歩留まりを向上することができる。さらに、本実施形態によれば、アンカ一部3a～3d、10a～10d、12a～12d、14a～14d、16a～16dを、ポリシリコン膜35とその外側を被覆する絶縁膜34とで構成することにより、ポリシリコン膜35が基板1と溝通することを確実に防ぐことができ、固定電極と可動電極との間に発生した静電容量の電荷がリークしないという効果もある。

【0043】(第2実施形態)図7は本第2実施形態に係る半導体加速度センサの平面図であり、図8は図7におけるB-B断面図である。以下、本実施形態について上記第1実施形態との違いを中心に説明する。本実施形態においても、半導体加速度センサは、単結晶シリコンからなる第1の基板81、酸化膜(絶縁膜)97、及び単結晶シリコンからなる第2の基板82から構成されるSOIウェーハに形成されており、第2の基板82には、可動部としての梁構造体82Aと固定部82Bとが溝(図7にて斜線ハッチングで図示)にて分離形成されている。

【0044】梁構造体82Aは第1の基板81側から突出する4つのアンカ一部83a、83b、83c、83dにより架設されており、第1の基板81の上面において所定間隔を隔てた位置に配置されている。アンカ一部83aとアンカ一部83bとの間には梁部84が架設さ

れており、アンカ一部83cとアンカ一部83dとの間には梁部85が架設されている。

【0045】さらに、梁部84と梁部85との間に架設された長方形形状を有す質量部(マス部)86における一方の側面(図7においては左側面)からは、4つの可動電極87a、87b、87c、87dが突出している。この可動電極87a～87dは棒状をなし、等間隔をおいて平行に延びている。また、質量部86における他方の側面(図7においては右側面)からは4つの可動電極88a、88b、88c、88dが突出している。この可動電極88a～88dは棒状をなし、等間隔に平行に延びている。ここで、梁部84、85、質量部86、可動電極87a～87d、88a～88dは、その下部において酸化膜97の一部もしくは全部をエッチング除去することにより、可動となっている。

【0046】また、第1の基板1の上面には4つの第1の固定電極89a、89b、89c、89dおよび第2の固定電極91a、91b、91c、91dが固定されている。第1の固定電極89a～89dは、第1の基板81側から突出するアンカ一部90a、90b、90c、90dにより支持されており、梁構造体82Aの各可動電極(棒状部)87a～87dの一方の側面に対向して配置されている。

【0047】また、第2の固定電極91a～91dは、第1の基板81側から突出するアンカ一部92a、92b、92c、92dにより支持されており、梁構造体82Aの各可動電極(棒状部)88a～88dの他方の側面に対向して配置されている。このように、それぞれの可動電極87a～87d、88a～88dに対し、片側一方のみに固定電極89a～89d、91a～91dが配置されている。

【0048】また、第2の基板82からなる配線93、94、95が形成され、さらに一部分の上にはアルミ電極からなる電極バッド(ボンディングバッド)96a、96b、96cが形成されている。そして、配線94は固定電極89a～89dと電極バッド96bの間、配線95は固定電極91a～91dと電極バッド96cの間、配線93は梁構造体82Aと電極バッド96Aの間を、それぞれ電気的に接続しており、電極バッド96b、96cは固定電極の電位を、電極バッド96aは梁構造体82A、即ち可動電極の電位を取り出しが可能となっている。

【0049】ここで、本実施形態においては、上述のように、可動電極の片側一方のみに固定電極が配置された構成となっているが故に、図7に示す様に、固定電極89a～89d及び固定電極91a～91dにおける質量部86の反対側の端部は片側に形成された構造(共通構造)とでき、配線93～95を第2の基板82から構成できる。もし、上記第1実施形態のように、可動電極の両側に固定電極が配置された構成とした場合に、該共通

構造とすると、1つの可動電極に対し、両側の2つの固定電極が同電位となってしまい、うまくサポーティングできない。

【0050】そして、本実施形態においては、アンカ一部83a～83d、90a～90d、92a～92dが、本発明でいう埋め込み部に相当する。各アンカ一部は、上記第1実施形態と同様に、第1の基板81の上面から第2の基板82の表面まで貫通して形成されており、梁構造体82A及び各固定電極を、第1の基板81上に固定する。また、各アンカ一部は、上記第1実施形態と同様に、絶縁膜98とその内部のポリシリコン薄膜99とにより構成される。

【0051】上記した構成において、梁構造体82Aの可動電極87a～87dと第1の固定電極89a～89dとの間に第1のコンデンサが形成され、梁構造体82Aの可動電極88a～88dと第2の固定電極91a～91dとの間に第2のコンデンサが形成される。そして、第1、第2のコンデンサの容量に基づいて梁構造体82Aに作用する加速度を検出することができるようになっている。より詳しくは、可動電極と固定電極により2つの差動型静電容量を形成し、2つの容量が等しくなるようにサポーティングを行う。

【0052】次に、本実施形態の半導体加速度センサの製造方法について述べる。図9～図11は、図7中のB～B'断面を用いた工程図である。まず、図9(a)に示す様に、単結晶シリコン(最終的に第1の基板81となる)100上にシリコン酸化膜(酸化膜97に相当)101があり、その上に単結晶シリコン(最終的に第2の基板82となる)102からなるSOIウェハ103を用意する(SOIウェハ用工程)。以下、区別するため、単結晶シリコン100を下側単結晶シリコン100、単結晶シリコン102を上側単結晶シリコン102という。

【0053】次に、図9(b)に示す様に、梁構造体及び固定電極のアンカ一部83a～83d、90a～90d、92a～92dとなる部分において、上側単結晶シリコン102をトレチエッティングして溝(以下、埋め込み溝という)104を形成し、この埋め込み溝104を、さらに図9(c)に示す様に、シリコン酸化膜101まで形成する。ここまでが埋め込み溝形成工程である。

【0054】次に、図9(d)に示す様に、梁構造体及び固定電極と下側単結晶シリコン100とを絶縁するためと、後述する属性層エッティングで侵食されないために、シリコン窒化膜105を、埋め込み溝104の内部及び上側単結晶シリコン102表面に形成する。次に、図10(a)に示す様に、上側単結晶シリコン102上のシリコン窒化膜105を、研磨やエッティング等により除去する。

【0055】次に、図10(b)に示す様に、梁構造体

及び固定電極の各アンカー部 83a～83d、90a～90d、92a～92d（即ち埋め込み部）を形成するために、シリコン塗化膜 105が形成された埋め込み溝 104の内部及び上側単結晶シリコン 102表面に、ポリシリコン膜 106を形成する。こうして、埋め込み溝 104は、耐エッチング膜に相当する両膜 105、106によって充填されるのであるが、埋め込み溝 104における内側のポリシリコン膜 106が上記埋め込み部におけるポリシリコン薄膜 9.9に相当し、その外側のシリコン塗化膜 105が上記埋め込み部における絶縁膜 9.8に相当する。以上、図 1 (d)～図 10 (b)までが耐エッチング膜形成工程である。

【0056】次に、図 10 (c)に示す様に、上側単結晶シリコン 102上のポリシリコン膜 106を、研磨やエッチャング等により除去する。次に、図 10 (d)に示す様に、上記電極バッド 9.6a、9.6b、9.6cとなるアルミ電極 107を形成し、図 11 (a)に示す様に、上側単結晶シリコン 102をエッチングすることにより、梁構造体 82A及び固定電極 89a～89d、91a～91dを画定するための溝（画定溝）108を形成する（画定溝形成工程）。

【0057】次に、図 11 (b)に示す様に、この画定溝 108から、犠牲層エッチングを行い、シリコン酸化膜 101の少なくとも一部をエッチング除去することにより梁構造体 82Aを形成する（犠牲層エッチング工程）。このとき、埋め込み溝 104部分の両膜 105、106は耐エッチング性を有するため、エッチングされずに残り、上記各アンカー部を形成する。こうして、図 8に示す半導体加速度センサが出来上がる。

【0058】ここで、本実施形態においても、アンカー部 83a～83d、90a～90d、92a～92dを有することにより、上記第 1 実施形態と同様に、犠牲層エッチングにより正確に時間制御しなくとも良く、工程管理を簡素化することができる。また、梁構造体の支持が安定となるようなセンサ構成を提供することができる。

【0059】また、固定電極 89a～89d、91a～91dにおいては、第 1 の基板 1と確実に固定されることにより可動しないため、固定電極が梁構造体 82Aと付着することがなくなり、歩留りを向上することができます。さらに、本実施形態においても、アンカー部を絶縁膜 9.8とポリシリコン膜 9.9とで構成することにより、ポリシリコン膜 9.9が第 1 の基板 1と導通することを防ぐことができ、固定電極と可動電極との間に発生した静電容量の漏れがリードしない。

【0060】また、本実施形態では、上記第 1 実施形態と比較して工程が簡素になるため、製造が容易になる。また、電極までの配線 9.3～9.5に第 2 の基板 2を用いており、上記第 1 実施形態の様に電極をポリシリコン配線で接続していないので、配線の段切れやコンタクト不

良などによる断線が無いため、信頼性の高いセンサが製作できる。

【0061】（第 3 実施形態）本第 3 実施形態に係る半導体加速度センサは、平面構成は上記図 7（第 2 実施形態）と同様であるが、SOIウェハとして、第 1 の基板の上に、シリコン塗化膜、シリコン酸化膜、第 2 の基板が順次積層されたものを用いたことが異なる。つまり、第 1 及び第 2 の基板の間の絶縁膜をシリコン酸化膜とシリコン塗化膜との 2 層としたものである。本実施形態の製造方法を図 12 及び図 13 に示す。なお、図 12 及び図 13 は図 7 中の B-B 断面に対応した工程図であり、図 13 (d)は完成したセンサを示す図である。

【0062】まず、図 12 (a)に示す様に、単結晶シリコン（最終的に第 1 の基板 8.1となる）110上にシリコン塗化膜 111が形成され、その上にシリコン酸化膜 112が形成され（これら両膜 111、112が酸化膜 9.7に相当）、その上に単結晶シリコン（最終的に第 2 の基板 8.2となる）113が形成されてなる SOI ウェハ 114を用意する（SOI ウェハ用意工程）。以下、区別するため、単結晶シリコン 110を下側単結晶シリコン 110、単結晶シリコン 113を上側単結晶シリコン 113という。

【0063】次に、図 12 (b)に示す様に、梁構造体及び固定電極のアンカー部となる部分に上側単結晶シリコン 113をトレチエッチャングして溝（以下、埋め込み溝という）115を形成し、この埋め込み溝 115を、さらに図 12 (c)に示す様に、シリコン酸化膜 112まで形成する。ここまでが埋め込み溝形成工程である。

【0064】次に、図 12 (d)に示す耐エッチング膜形成工程を行う。梁構造体及び固定電極の各アンカー部（即ち埋め込み部）を形成するために、埋め込み溝 115の内部及び単結晶シリコン 113表面に、ポリシリコン膜 116を形成する。こうして、埋め込み溝 115は、耐エッチング膜に相当するポリシリコン膜 116によって充填される。

【0065】次に、図 13 (a)に示す様に、上側単結晶シリコン 113上のポリシリコン膜 116を除去する。次に、図 13 (b)に示す様に、電極バッドとなるアルミ電極 117を形成し、図 13 (c)に示す様に、上側単結晶シリコン 113をエッチングすることにより、梁構造体及び固定電極を画定するための画定溝 118を形成する（画定溝形成工程）。

【0066】次に、図 13 (d)に示す様に、この画定溝 118から、犠牲層エッチングを行い、シリコン酸化膜 111の少なくとも一部をエッチング除去することにより梁構造体 82A及び固定電極 89a～89d、91a～91dを形成し（犠牲層エッチング工程）、半導体加速度センサを完成させる。このとき、埋め込み溝 115部分のポリシリコン膜 116は耐エッチング性を有す

るため、エッチングされずに残り、アンカ一部（埋め込み部）83a～83d、90a～90d、92a～92dを形成する。

【0067】以上のようなプロセスにより形成された本実施形態のセンサは、基本的に上記実施形態と同様の作用効果を奏するが、特に、SOIウェハにおける絶縁膜を第1の基板1の上に形成された比較的エッチングされにくいシリコン塗化膜111と、その上に形成された比較的エッチングされやすいシリコン酸化膜112とから構成することで、犠牲層エッチングの後に、梁構造体82Aの下部にシリコン塗化膜111を残すことができるため、各アンカ一部をポリシリコン薄膜のみで埋めて、梁構造体82Aと単結晶シリコン110（即ち第1の基板81）との絶縁性確保により確実にできる。

【0068】また、本実施形態によれば、フォトリソグラフィの回数が3回であり、上記第1実施形態（6～7回程度）に比べて少なく、マスク枚数が少なくてすむ。これにより低コストで精度の高いセンサを形成することができる。

（第4実施形態）図14に、本発明の第4実施形態を示す。本実施形態も平面構成は上記図7（第2実施形態）と同様であるが、SOIウェハにおいて、第1の基板をP型不純物がドープされた基板とし、埋め込み部における耐エッチング性を有する材料をN型不純物がドープされたものとし、第1の基板と埋め込み部とを、PN接合を形成することによって電気的に絶縁するようにしたことを特徴とするものである。図14は、図7中のB-B断面に対応した梁構造体（梁部85、可動電極87c、87d部分）及び固定電極（90c、90d）部分の断面図である。

【0069】本実施形態の半導体加速度センサを構成する基板は、単結晶シリコン（本発明でいう第1の基板）120の上にシリコン酸化膜（本発明でいう絶縁膜）121があり、その上に単結晶シリコン（本発明でいう第2の基板）122からなるSOIウェハであって、単結晶シリコン120はP型の不純物がドープされた基板である。なお、図14中、D部は単結晶シリコン120におけるP型不純物がドープされた部分である。

【0070】このSOIウェハの製造方法としては、予めP型にドープされたウェハを単結晶シリコン120として用いて接合することによりSOIウェハを製造しても良いし、N型のウェハの接合面にP型の不純物（ボロン等）をイオン注入などによりドープしたものを単結晶シリコン120とし、その後接合することによりSOIウェハを製造しても良い。さらには、P型のウェハの接合面にP型の不純物を更にイオン注入などによりドープしたものを単結晶シリコン120としても良い（第1の基板へのP型の不純物ドープ工程）。

【0071】そして、梁構造体と固定電極のアンカ一部83a～83d、90a～90d、92a～92dとな

るポリシリコン膜（耐エッチング膜）123は、N型不純物がドープされたものを用いる。ここで、ポリシリコン膜123へのN型不純物のドープは、シリコンとN型不純物（例えばリン等）との2種類あるいはこれらの混合物を一般的にはシリコンとN型不純物（リン等）の材料ガスを用いたCVDで作製すること可能である（耐エッチング膜へのN型不純物ドープ工程）。

【0072】そして、単結晶シリコン120とポリシリコン膜123は、PN接合となるため、ポリシリコン膜123に対して単結晶シリコン120にプラスのイオンを印加すれば、ポリシリコン膜123は単結晶シリコン120に対して絶縁となる。よって、本実施形態によれば、単結晶シリコン（第1の基板）120とアンカ一部（埋め込み部）83a～83d、90a～90d、92a～92dとの間に、更なる絶縁膜（例えば上記のシリコン塗化膜34、111等）等を設けることなく、簡単な構造にて確実に、梁構造体82Aと単結晶シリコン120との絶縁性を確保できる。

【0073】（第5実施形態）本第5実施形態は、SOIウェハにおいて、第2の基板の表面から絶縁膜を貫通する溝に導電性を有する材料を埋め込むことにより形成された導電部によって、第1の基板の電位を第2の基板上に取り出し可能としたことを特徴とするものである。図15に本第5実施形態を示す。

【0074】導電部2Cは、例えば上記図7における破線丸部分Kに設けられる。図15において、（a）は平面図、（b）は（a）のC-C断面図である。SOIウェハにおいて、周囲の固定部82Bとは溝を介して絶縁された単結晶シリコン（第2の基板）82からなる分離部130と、分離部130の表面から内部を通り、単結晶シリコン（第1の基板）81に電気的に接続された導電性膜（本発明でいう導電部）128とが形成されている。

【0075】導電性膜128は、例えば、上記第2実施形態における埋め込み溝形成工程において、導電性膜128の形成部位に単結晶シリコン82の表面から酸化膜（絶縁膜）97を貫通する溝を同時に形成し、耐エッチング膜形成工程の前に、この溝に導電性を有する材料（例えば、ドープされたポリシリコン等）を埋め込む（導電膜形成工程）ことにより形成される。

【0076】そして、導電性膜128により両単結晶シリコン81、82は電気的に接続されており、アルミ電極129と単結晶シリコン81とを電気的に接続することができる。これにより固定電極等と同様に、単結晶シリコン81の電位をアルミ電極129で取り出しができ、両単結晶シリコン81、82を同電位にできるから、梁構造体82Aが下側の単結晶シリコン81に静電気で付着するのを防止することができる。

【0077】以上、各実施形態において、梁構造体の支

持が安定となるようなセンサ構成を提供することができるのであるが、本発明は上記した半導体加速度センサに限らず半導体ヨーレートセンサなどの力学量センサにも適用することができる。つまり、シリコンからなる第1の基板と、第1の基板の上に形成された絶縁膜と、絶縁膜の上に形成されたシリコンからなる第2の基板とから構成されるSOIウェハを用意し、第2の基板に可動部としての梁構造体と固定部とを画定するための画定溝を形成し、梁構造体の下の絶縁膜をエッチャングにより除去して、梁構造体を力学量の印加に応じて変位可能とした半導体力学量センサに対して、共通に適用可能である。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る半導体加速度センサの平面構成を示す図である。

【図2】図1中のA-A断面図である。

【図3】図2に示す半導体加速度センサの製造方法を示す工程図である。

【図4】図3に続く製造方法を示す工程図である。

【図5】図4に続く製造方法を示す工程図である。

【図6】図5に続く製造方法を示す工程図である。

【図7】本発明の第2実施形態に係る半導体加速度センサの平面構成を示す図である。

【図8】図7中のB-B断面図である。

【図9】図8に示す半導体加速度センサの製造方法を示す工程図である。

【図10】図9に続く製造方法を示す工程図である。

【図11】図10に続く製造方法を示す工程図である。

【図12】本発明の第3実施形態に係る半導体加速度センサの製造方法を示す工程図である。

【図13】図12に続く製造方法を示す工程図である。

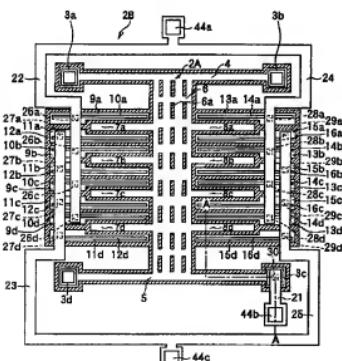
【図14】本発明の第4実施形態に係る半導体加速度センサの断面構成を示す図である。

【図15】本発明の第5実施形態に係る半導体加速度センサの構成を示す図である。

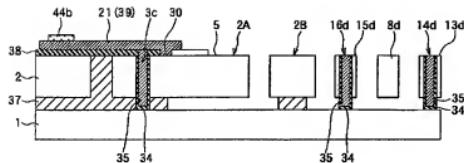
【符号の説明】

1、6、81、100、110、120…単結晶シリコン(第1の基板)、2、62、82、102、113、122…単結晶シリコン(第2の基板)、3、7、62、97、101、111、121…シリコン酸化膜(絶縁膜)、112…シリコン酸化膜(絶縁膜)、63、103、114…SOIウェハ、2A、8A…梁構造体、2B…固定部、9a～9d、11a～11d、13a～13d、15a～15d…固定電極、3a～3d、10a～10d、12a～12d、14a～14d、16a～16d…アンカー部(埋め込み部)、64、108、118…画定溝、65…犠性層薄膜、66、104、115…埋め込み溝、67、105…シリコン酸化膜(耐エッチャング膜)、68、106、116…ポリシリコン膜(耐エッチャング膜)。

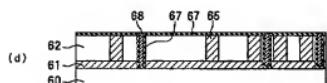
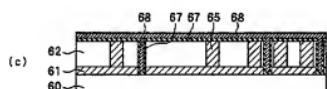
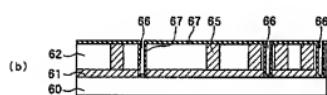
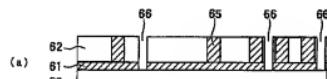
【図1】



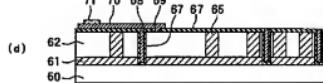
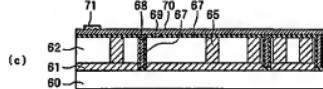
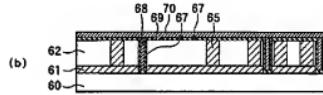
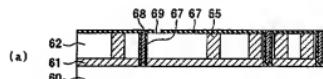
【図2】



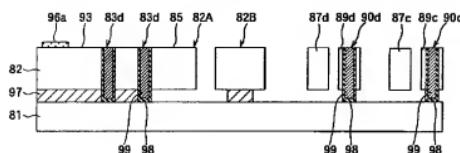
【図4】



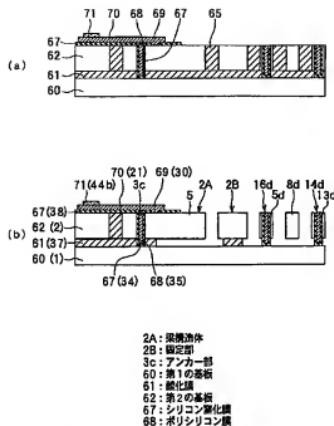
【図5】



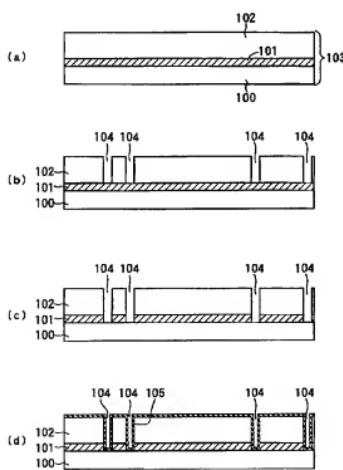
【図8】



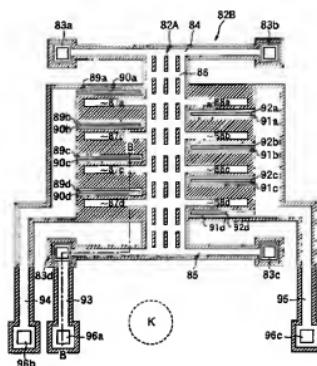
【図6】



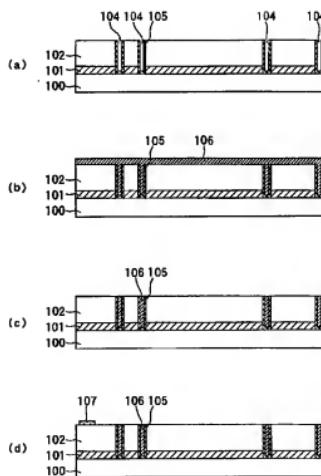
[図9]



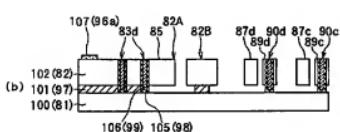
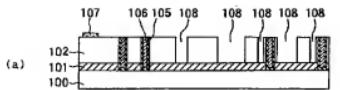
[7]



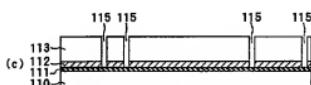
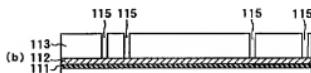
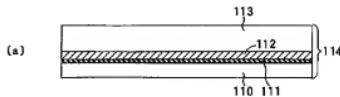
【図10】



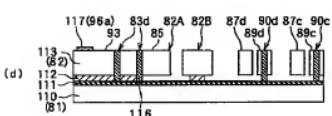
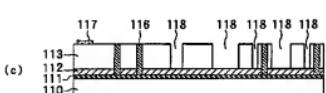
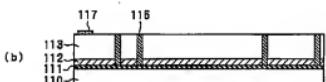
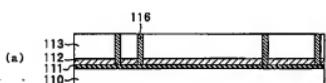
【图11】



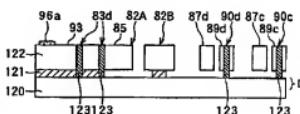
[图12]



[図13]



[图1-4]



110 (81) 116

【图15】

